

PAT-NO: JP358143553A  
DOCUMENT-IDENTIFIER: JP 58143553 A  
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE  
PUBN-DATE: August 26, 1983

INVENTOR-INFORMATION:  
NAME  
KUSHIMA, TADAO  
SOGA, TASAO  
YAMAMOTO, TOSHITAKA

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
HITACHI LTD N/A

APPL-NO: JP57026124  
APPL-DATE: February 22, 1982

INT-CL (IPC): H01L021/92, H01L021/58  
US-CL-CURRENT: 438/464, 438/FOR.386

ABSTRACT:

PURPOSE: To prevent the generation of a strain by scribing and the adhesion of solder fine particles by melting and separating solder foil fixed temporarily onto a semiconductor wafer by using a double beam heat source wire and scanning a heat source wire melting and cutting the semiconductor wafer in the solder foil and the semiconductor wafer.

CONSTITUTION: The solder foil 5 with external size the same as a silicon wafer 1, which has glass 4 and SiO<sub>2</sub> 4a as surface protective films and is separated into a plurality of pellets and the surface thereof has metallic electrode films 6 such as Ni, Cr-Ni-Ag films, is heated in a reducing atmosphere and fixed temporarily onto both surfaces of the silicon wafer 1, and one laser beams 10 of double beam laser beams are scanned as shown in the arrow so that only the solder foil 5 fixed temporarily onto the silicon wafer 1 is melted and separated. The solder foil 5 on the silicon wafer 1 is separated into a plurality of silicon pellet shapes by scanning the other laser beams 8 so as to melt and cut glass 4 on the silicon wafer 1 and the silicon wafer 1 from a clearance section melted and separated, and the solder electrodes of the silicon pellets are formed collectively under the state of the silicon wafer.

COPYRIGHT: (C)1983,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—143553

⑪ Int. Cl.<sup>3</sup>

H 01 L 21/92

// H 01 L 21/58

識別記号

庁内整理番号

7638—5F

6679—5F

⑬ 公開 昭和58年(1983)8月26日

発明の数 1

審査請求 未請求

(全 3 頁)

⑭ 半導体装置の製造方法

① 特 願 昭57—26124

② 出 願 昭57(1982)2月22日

⑦ 発 明 者 九嶋忠雄

日立市幸町3丁目1番1号株式

会社日立製作所日立研究所内

⑧ 発 明 者 曾我太佐男

日立市幸町3丁目1番1号株式

会社日立製作所日立研究所内

⑨ 発 明 者 山本敏孝

日立市幸町3丁目1番1号株式

会社日立製作所日立工場内

⑩ 出 願 人 株式会社日立製作所

東京都千代田区丸の内1丁目5

番1号

⑪ 代 理 人 弁理士 高橋明夫

明 細 書

発明の名称 半導体装置の製造方法

特許請求の範囲

1. 半導体ウエハの半導体ペレットとなる部分に金属電極膜を設け、それ以外の部分には表面保護膜を設けておいて、はんだ箔を仮付固定し、はんだ箔のみを溶断する熱源線を走査してはんだ箔を金属電極膜上にはんだ電極として溶断し、次に、溶断した間に更に熱源線を走査して上記表面保護膜および半導体ウエハを溶断し、半導体ウエハをスクライプして半導体ペレットを得ることを特徴とする半導体装置の製造方法。

発明の詳細な説明

本発明は半導体装置の製造方法、特に、半導体ウエハ状態で半導体ペレットとなる部分にはんだ電極を形成しておき、半導体ウエハを切断して個々の半導体ペレットを得る製造方法に関するものである。

従来、半導体ペレットへはんだ電極を形成させる方法として、第1図から第3図に示すように、

まずp-n接合を形成するための拡散等の工程が終了したシリコンウエハ1の両面にニッケル層2を設け、両面にシリコンウエハ1と同径のはんだ箔3を搭載して還元性雰囲気、例えば水素雰囲気中で加熱して一様に溶融接合させてから第2図のように格子状にスクライピングしてペレット化していた。第3図はペレット化されたシリコンペレット1aの断面を示すものであるが、スクライピング時にはんだ微粉3aが付着したり、切断部に逆層が生ずるので、このままでは基板へボンディングしても耐圧特性への悪影響があつた。このためペレット化されたシリコンペレットの側面付着物と切断逆層をエッチング等で除去する工程が必要である。しかしエッチング液残渣の有無の確認が困難であると同時に、はんだ表面が汚れることからボンディング不良、特に接合部にボイドが発生するなどの問題が生じたり、はんだ箔3を接合させたシリコンウエハ1をペレット状にスクライピングするのにかなりの時間が必要であるなど歩留り上の問題も生じていた。

本発明の目的は、ペレット化するためのはんだ電極部の切断による歪やはんだ微粉の付着を生ずることがなく、電気特性不良が起きない半導体装置の製造方法を提供するにある。

本発明製造方法の特徴とするところは、還元性雰囲気中で半導体ウエハに仮付け固定したはんだ箔と半導体ウエハをダブルビーム熱源線を用いて、先ず、はんだ箔を溶融分離させる熱源線を走らせ、次に、半導体ウエハを溶融切断する熱源線を走査させることにある。

以下、本発明の一実施例を第4図～第7図により説明する。

第4図は、本発明のダブルビームレーザ光線装置で半導体ウエハ上の仮付けはんだ箔と半導体ウエハを溶融分離、溶融切断する方法の説明図である。

第5図は、ダブルビームレーザ光線装置と走査方法との構成図である。

内図に示すように、予め表面保護膜としてガラス4、SiO<sub>2</sub> 4aを有し複数のペレットに分離

するビーム径は少なくともシリコンウエハ1を溶融切断するビーム径よりも大きくし、ビーム先端がシリコンウエハ1のガラス4に接しない程度に、ビーム発振装置12、13で調整できるように装置によると容易に目的が達成できる。またビーム光線8、10のヘッド7、9が一体となつた機構11にすることにより高精度、高能力ではんだ電極が形成できる。前記の溶融分離、溶融切断を行う場合、レーザ光線ヘッド7、9の移動、あるいはシリコンウエハ1のホルダーの移動など、いずれの方式でも本目的は達成し得るものである。

第6図は、ダブルビームレーザ光線でペレット形状にスクライビングされたシリコンウエハ1の断面構造図である。シリコンウエハ1の下面にもダブルビームレーザ光線を本発明に従つて走査している。

ダブルビームレーザ光線を走査させた場合、シリコンウエハ1に仮付け固定されたはんだ箔5は、先行走査するビーム光線で局部的に溶融され、表面張力によつてペレットの金属電極6側に集つて

され、表面に金属電極膜6、例えばNi、Cr-Ni-Ag膜を有するシリコンウエハ1の両面に、前記シリコンウエハ1と同等の外形寸法のはんだ箔5（例えばPb-5%Sn-1.5%Agはんだ）を還元性雰囲気中で加熱して仮付け固定したシリコンウエハ1を、ダブルビームレーザ光線の一方のレーザ光線10で前記シリコンウエハ1上に仮付け固定したはんだ箔5のみを溶融分離するように、矢印にて示す如く走査させる。ついで他方のレーザ光線8で溶融分離した間隙部からシリコンウエハ1上のガラス4、シリコンウエハ1を溶融切断するように走査させることにより、前記シリコンウエハ1上のはんだ箔5を複数個のシリコンペレット形状に分離し、シリコンウエハの状態でシリコンペレットのはんだ電極を一括形成する。尚、1b、5aは溶断部である。

前記方法は、第5図に示すように、シリコンウエハ1上のはんだ箔5、ガラス4とシリコンウエハ1の一部1bを、溶断が可能であるように、ビーム光線10、8の出力調整は、はんだ箔溶融分

はんだ溶断部5aのようになり、はんだ電極間には隙が生ずる。この間隙を通して追従するビーム光線が走査することにより、前記はんだ箔5を溶融切断することによるガラス4など表面保護膜へのはんだ溶着が生ずることなく、スクライビングができる。

第7図は、上記の工程で得たシリコンペレット1cを導電リード14に組込んではんだ電極によりボンディングした状態の断面構造図である。

本発明製造方法によれば、第7図のように、シリコンペレット1c側面にはんだ微粉やエッチング液残渣の付着はなく、従つて電気特性上の問題もなく、接着はんだ部5bの厚さのばらつきも発生しないので高信頼性の半導体装置を高歩留りで得ることができる。

なお、ダブルビームレーザ光線の代りの熱源線として、ダブルの電子ビームも可能であり、はんだを分離する側の熱源としてアーク、光ビーム等を組合わせることは可能である。

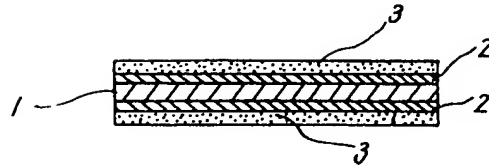
図面の簡単な説明

第1図～第3図は従来の半導体装置の製造方法を工程毎に示す図、第4図～第7図は本発明の半導体装置の製造方法の一実施例を工程毎に示す図である。

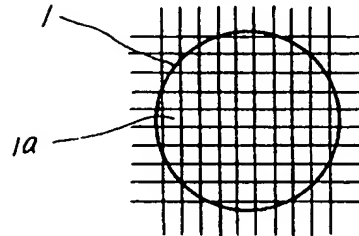
1…シリコンウエハ、1a…シリコンベレット、1b…溶断部、2…ニッケル層、3、5…はんだ箔、3a…はんだ微粉、4…ガラス、5a…はんだ箔、5b…溶断部、5c…接着はんだ部、6…金属電極膜、7、9…レーザ光線ヘッド部、8、10…レーザ光線、11…一体機構、12、13…ビーム発振装置、14…導電リード。

代理人 弁理士 高橋明夫

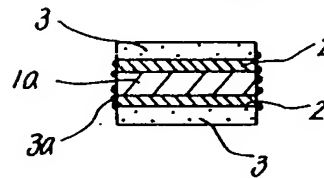
第1図



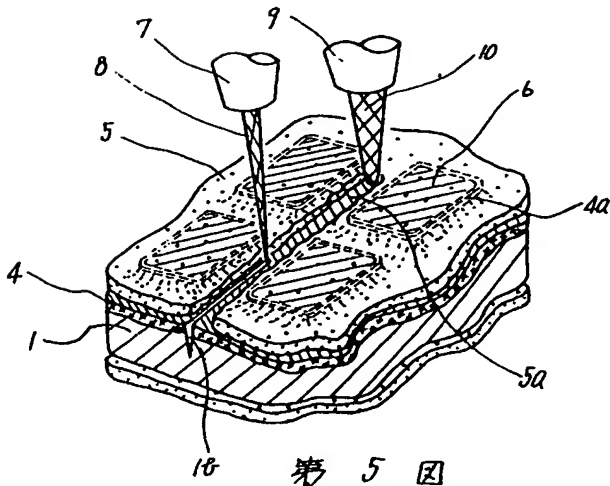
第2図



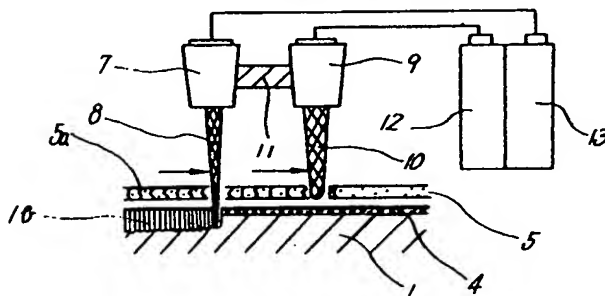
第3図



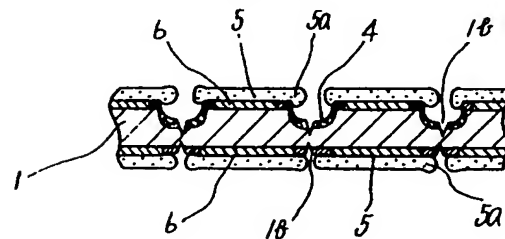
第4図



第5図



第6図



第7図

